

REC'D. 20 MAY 2003

WFO PCT

대한민국 특허청  
KOREAN INTELLECTUAL  
PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto  
is a true copy from the records of the Korean Intellectual  
Property Office.

출원 번호 : 10-2002-0024399  
Application Number

출원 년 월 일 : 2002년 05월 03일  
Date of Application MAY 03, 2002

출원인 : 삼성전자주식회사  
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.

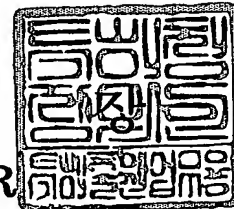
**PRIORITY DOCUMENT**  
SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH  
RULE 17.1(a) OR (b)



2003 년 04 월 28 일

특 허 청

COMMISSIONER



BEST AVAILABLE COPY

## 【서지사항】

**【서류명】** 특허출원서  
**【권리구분】** 특허  
**【수신처】** 특허청장  
**【참조번호】** 0001  
**【제출일자】** 2002.05.03  
**【발명의 명칭】** 액정 표시 장치 및 그 구동 방법  
**【발명의 영문명칭】** LIQUID CRYSTAL DISPLAY DEVICE AND A DRIVING METHOD THEREOF

## 【출원인】

**【명칭】** 삼성전자 주식회사

**【출원인코드】** 1-1998-104271-3

## 【대리인】

**【명칭】** 유미특허법인

**【대리인코드】** 9-2001-100003-6

**【지정된변리사】** 김원근 , 박종하

**【포괄위임등록번호】** 2001-040150-0

## 【발명자】

**【성명의 국문표기】** 문승환

**【성명의 영문표기】** MOON, SEUNG HWAN

**【주민등록번호】** 650315-1932318

**【우편번호】** 137-909

**【주소】** 서울특별시 서초구 잠원동 70 신반포4차아파트 210동 404호

**【국적】** KR

**【취지】** 특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대리인 유미특허법인 (인)

## 【수수료】

**【기본출원료】** 20 면 29,000 원

**【가산출원료】** 14 면 14,000 원

**【우선권주장료】** 0 건 0 원

**【심사청구료】** 0 항 0 원

**【합계】** 43,000 원

0020024399

출력 일자: 2003/5/7

【첨부서류】

1. 요약서·명세서(도면)\_1통

## 【요약서】

## 【요약】

본 발명은 액정 표시 장치 및 그 구동 방법에 관한 것이다.

본 발명은 다수의 게이트선, 상기 다수의 게이트선에 절연되어 교차하는 다수의 데이터선, 상기 다수의 데이터선과 상기 게이트선이 교차하는 영역에 형성되며 각각 상기 게이트선 및 데이터선에 연결되어 있는 스위칭 소자를 가지는 다수의 화소를 포함하는 액정 패널; 상기 게이트선에 게이트 전압을 공급하는 게이트 구동부; 상기 데이터선으로 인가되는 화상 데이터에 해당하는 데이터 전압을 공급하는 적어도 하나 이상의 데이터 구동부; 및 외부로부터 인가되는  $n$ 번째 화상 데이터와 저장되어 있는  $n-1$ 번째 화상 데이터를 비교하며, 비교 결과에 따라  $n$ 번째 화상 데이터를 상기 데이터 구동부로 선택적으로 제공하는 타이밍 제어부를 포함한다.

이러한 본 발명에 따르면, 타이밍 제어부와 데이터 구동부 사이의 화상 데이터 전송을 최소화할 수 있으므로, 화상 데이터 스위칭시의 소비 전력을 감소시킬 수 있으며, 스위칭시 발생하는 EMI를 억제할 수 있다.

## 【대표도】

도 1

## 【색인어】

액정표시장치, 화상데이터전송, 소비전력감소

**【명세서】****【발명의 명칭】**

액정 표시 장치 및 그 구동 방법{LIQUID CRYSTAL DISPLAY DEVICE AND A DRIVING METHOD THEREOF}

**【도면의 간단한 설명】**

도 1은 본 발명의 실시예에 따른 액정 표시 장치의 전체 구조도이다.

도 2는 본 발명의 실시예에 따른 타이밍 제어부의 구조도이다.

도 3은 본 발명의 다른 실시예에 액정 표시 장치의 구조도이다.

도 4는 본 발명의 제1 예에 따른 데이터 구동부의 구조도이다.

도 5는 본 발명의 제2 예에 따른 데이터 구동부의 구조도이다.

**【발명의 상세한 설명】****【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

- <6> 본 발명은 액정 표시 장치(liquid crystal display: LCD) 및 그 구동 방법에 관한 것으로, 특히, 액정 표시 장치를 구동시키는 장치 및 방법에 관한 것이다.
- <7> 근래 퍼스널 컴퓨터나 텔레비전 등의 경량, 박형화에 따라 디스플레이 장치도 경량화, 박형화가 요구되고 있으며, 이러한 요구에 따라 음극선관(cathode ray tube: CRT) 대신 액정 표시 장치(liquid crystal display: LCD)와 같은 플랫 패널형 디스플레이가 개발되고 있다.

- <8> LCD는 두 기판 사이에 주입되어 있는 이방성 유전율을 갖는 액정 물질에 전기 (electric field)를 인가하고 이 전기의 세기를 조절하여 기판에 투과되는 빛의 양을 조절함으로써 원하는 화상 신호를 얻는 표시 장치이다. 이러한 LCD는 휴대가 간편한 플랫 패널형 디스플레이 중에서 대표적인 것으로서, 이 중에서도 박막 트랜지스터(thin film transistor: TFT)를 스위칭 소자로 이용한 TFT-LCD가 주로 이용되고 있다.
- <9> 일반적으로 LCD는 주사 신호를 전달하는 다수의 게이트선과 이 게이트선에 교차하여 형성되며 화상 데이터를 전달하는 데이터선을 포함하며, 이들 게이트선과 데이터선에 의해 둘러싸인 영역에 형성되며 각각 게이트선 및 데이터선과 스위칭 소자를 통해 연결되는 행렬 형태의 다수의 화소를 포함한다.
- <10> 이러한 LCD에서 각 화소에 화상 데이터를 인가하는 방법으로는, 먼저, 게이트선들에 순차적으로 주사 신호인 게이트 온 신호를 인가하여 이 게이트선에 연결된 스위칭 소자를 순차적으로 턴온시키고, 이와 동시에 상기 게이트선에 대응하는 화소 행에 인가할 화상 데이터(보다 구체적으로 게조 전압)를 각 데이터선에 공급한다. 그러면, 데이터선에 공급된 화상 데이터는 턴온된 스위칭 소자를 통해 각 화소에 인가된다. 이 때, 한 프레임 주기 동안 모든 게이트선들에 순차적으로 게이트 온 신호를 인가하여 모든 화소 행에 화상 데이터를 인가함으로써, 결국 하나의 프레임의 화상을 표시한다.
- <11> 여기서 화상 데이터는 액정 표시 장치의 전반적인 동작을 제어하는 타이밍 제어부에서 데이터 구동 IC로 전송되며, 데이터 구동 IC는 전송되는 화상 데이터를 위에 기술된 바와 같이 화소에 인가한다.
- <12> 한편, 해상도가 높아질수록 화상 데이터의 주파수가 증가하며, 증가된 주파수를 인쇄 회로 기판(PCB:printed circuit board)에서 감당할 수 없으므로, 타이밍 제어부에서

데이터 구동 IC로 화상 데이터를 전송하는 데이터 버스의 수를 증가시킨다. 이렇게 데이터 버스의 수가 증가되면 EMI(Electro Magnetic Interference) 뿐만 아니라 소모 전력도 증가하게 된다. 따라서 타이밍 제어부에서 화상 데이터를 구동 IC로 전송하는 방법이 중요해지고 있다.

<13> 특히, 액정 표시 장치에서 타이밍 제어부가 화상 데이터를 8비트의 이진 코드(binary code)화하여 데이터 버스를 통하여 구동 IC로 전송하기 때문에, 현재 데이터와 다음 데이터의 코드 트랜지션(transition)이 빈번하게 발생되어 전력 소모가 증가하게 된다.

<14> 즉, 데이터 전송시에 소모되는 전력  $P=cV^2f$ (여기서,  $c$ 는 PCB의 캐패시턴스를 나타내고,  $V$ 는 전압의 스윙폭을 나타내며,  $f$ 는 화상 데이터가 얼마나 빈번하게 트랜지션 하는지를 나타낸다)가 되기 때문에, 데이터 전송시에 데이터 트랜지션이 빈번하게 발생할 수록 전력 소모가 증가하게 된다.

#### 【발명이 이루고자 하는 기술적 과제】

<15> 그러므로, 본 발명이 이루고자 하는 기술적 과제는 액정 표시 장치에서 화상 데이터 전송시 발생하는 전력 소모를 감소시키고자 하는데 있다.

#### 【발명의 구성 및 작용】

<16> 이러한 기술적 과제를 달성하기 위한 본 발명의 특징에 따른 액정 표시 장치는, 다수의 게이트선, 상기 다수의 게이트선에 절연되어 교차하는 다수의 데이터선, 상기 다수의 데이터선과 상기 게이트선이 교차하는 영역에 형성되며 각각 상기 게이트선 및 데이터선에 연결되어 있는 스위칭 소자를 가지는 다수의 화소를 포함하는 액정 패널; 상기

게이트선에 게이트 전압을 공급하는 게이트 구동부; 상기 데이터선으로 인가되는 화상 데이터에 해당하는 데이터 전압을 공급하는 적어도 하나 이상의 데이터 구동부; 및 외부로부터 인가되는  $n$ 번째 화상 데이터와 저장되어 있는  $n-1$ 번째 화상 데이터를 비교하며, 비교 결과에 따라  $n$ 번째 화상 데이터를 상기 데이터 구동부로 선택적으로 제공하는 타이밍 제어부를 포함한다.

<17> 여기서, 상기 타이밍 제어부는 상기 비교 결과에 따라 처리 제어 신호를 생성하여 상기 데이터 구동부로 제공하며, 상기 데이터 구동부는 상기 처리 제어 신호에 따라 저장되어 있던  $n-1$ 번째 화상 데이터에 해당하는 데이터 전압을 공급하는 유지 모드, 상기  $n-1$ 번째 화상 데이터를 반전시켜 그에 해당하는 데이터 전압을 공급하는 반전 모드, 타이밍 제어부로부터 제공되는  $n$  번째 화상 데이터에 해당하는 데이터 전압을 공급하는 갱신 모드 중 하나의 모드로 동작할 수 있다.

<18> 이 때, 상기 타이밍 제어부는 외부로부터 인가되는  $n$ 번째 화상 데이터를 저장하는 제1 라인 메모리; 이전에 인가된  $n-1$ 번째 화상 데이터가 저장되어 있는 제2 라인 메모리; 및 상기  $n$  번째 화상 데이터와  $n-1$ 번째 화상 데이터를 비교하여 처리 제어 신호를 생성하는 제어 신호 생성부를 포함한다.

<19> 특히, 상기 제어 신호 생성부는,  $n$ 번째 화상 데이터와  $n-1$ 번째 화상 데이터의 모든 비트가 서로 일치하는 경우에는 데이터 구동부가 유지 모드로 동작하도록 제1 상태의 처리 제어 신호를 생성하고,  $n$ 번째 화상 데이터와  $n-1$ 번째 화상 데이터의 모든 비트가 서로 상보 관계인 경우에는 데이터 구동부가 반전 모드로 동작하도록 제2 상태의 처리 제어 신호를 생성하며,  $n$ 번째 화상 데이터와  $n-1$ 번째 화상 데이터의 적어도 한 비트가



서로 상보 관계가 아니거나 일치하지 않는 경우에는 데이터 구동부가 갱신 모드로 동작하도록 제3 상태의 처리 제어 신호를 생성한다.

<20> 한편, 상기 타이밍 제어부는  $n$ 번째 화상 데이터와  $n-1$ 번째 화상 데이터의 모든 비트가 서로 일치하거나 상보 관계인 경우에는,  $n$ 번째 화상 데이터를 데이터 구동부로 제공하지 않는 것이 바람직하다.

<21> 이러한 특징을 가지는 액정 표시 장치에서, 상기 타이밍 제어부는 1H 주기 동안에  $n$ 번째 화상 데이터와  $n-1$ 번째 화상 데이터를 비교하여 1H 주기로 상태가 가변되는 처리 제어 신호를 생성할 수 있으며, 이 경우 상기 데이터 구동부가 1H 단위로 화상 데이터를 유지, 또는 반전 또는 갱신 처리한다.

<22> 또한, 상기 타이밍 제어부는 1H 주기 동안에 상기 데이터 구동부별로  $n$ 번째 화상 데이터와  $n-1$ 번째 화상 데이터를 비교하여 1H 주기로 상기 데이터 구동부의 개수만큼 상태가 가변되는 처리 제어 신호를 생성할 수 있으며, 이 경우 상기 데이터 구동부별로 화상 데이터를 유지, 또는 반전 또는 갱신 처리한다.

<23> 또한, 상기 타이밍 제어부는 1H 주기 동안에 화소별로  $n$ 번째 화상 데이터와  $n-1$ 번째 화상 데이터를 비교하여 1H 주기로 상기 한 라인에 형성되는 화소 개수만큼 상태가 가변되는 처리 제어 신호를 생성할 수 있으며, 상기 데이터 구동부가 화소 단위로 화상 데이터를 유지, 또는 반전 또는 갱신 처리한다.

<24> 한편, 상기 처리 제어 신호는 2비트의 신호일 수 있으며, 이 경우에 상기 데이터 구동부는 상기 처리 제어 신호의 제1 비트를 토대로 배타적 논리합 연산을 수행하는 배타적 연산기; 상기 처리 제어 신호의 제2 비트에 따라 상기 배타적 연산기로부터 제공되

는 신호인 제1 입력과, 상기 타이밍 제어부로부터 제공되는 화상 데이터인 제2 입력 중 하나를 선택하여 출력하는 제1 멀티플렉서; 클락 단자로 인가되는 신호에 따라 상기 제1 멀티플렉서로부터 선택적으로 제공되는 화상 데이터를 출력하는 D 플립플롭; 및 인가되는 데이터 클락 신호 및 캐리 신호를 논리곱 연산하여 D 플립플롭의 클락 단자로 제공하는 논리곱 연산기를 포함할 수 있다. 여기서, 상기 데이터 클락 신호는  $n$ 번째 화상 데이터와  $n-1$ 번째 화상 데이터의 적어도 한 비트가 서로 일치하지 않거나 상보 관계가 아닌 경우에 인가될 수 있다.

<25> 본 발명의 다른 특징에 따른 액정 표시 장치의 구동 방법은, 다수의 게이트선, 상기 다수의 게이트선에 절연되어 교차하는 다수의 데이터선, 상기 다수의 데이터선과 상기 게이트선이 교차하는 영역에 형성되며 각각 상기 게이트선 및 데이터선에 연결되어 있는 스위칭 소자를 가지는 다수의 화소를 포함하는 액정 표시 장치의 구동 방법으로, a) 상기 데이터선으로 인가되는 화상 데이터에 따른 데이터 전압을 공급하는 단계; 및 b) 상기 게이트선으로 게이트 전압을 공급하여 상기 데이터 전압이 화소로 인가되도록 하는 단계를 포함한다.

<26> 여기서, 상기 a) 단계는 이전에 제공된  $n-1$ 번째 화상 데이터와 현재 제공되는  $n$ 번째 화상 데이터를 비교하는 단계; 이전에 제공된  $n-1$ 번째 화상 데이터와 현재 제공되는  $n$ 번째 화상 데이터의 모든 비트가 서로 일치하는 경우에는  $n-1$ 번째 화상 데이터에 해당하는 데이터 전압이 상기 데이터선으로 제공되는 단계; 이전에 제공된  $n-1$ 번째 화상 데이터와 현재 제공되는  $n$ 번째 화상 데이터의 모든 비트가 서로 상보 관계인 경우에는  $n-1$ 번째 화상 데이터가 반전되고 그에 해당하는 데이터 전압이 상기 데이터선으로 제공되는 단계; 및 이전에 제공된  $n-1$ 번째 화상 데이터와 현재 제공되는  $n$ 번째 화상 데이터의 적

어도 한 비트가 서로 일치하지 않거나 서로 상보 관계가 아닌 경우에는  $n$  번째 화상 데이터에 해당하는 데이터 전압을 상기 데이터선으로 제공되는 단계를 포함한다.

<27> 이러한 a) 단계는, 1H 주기 동안에  $n$  번째 화상 데이터와  $n-1$  번째 화상 데이터를 비교한다. 또한, 1H 주기 동안에 액정 표시 장치의 데이터 구동부별로  $n$  번째 화상 데이터와  $n-1$  번째 화상 데이터를 비교할 수 있으며, 1H 주기 동안에 화소별로  $n$  번째 화상 데이터와  $n-1$  번째 화상 데이터를 비교할 수도 있다.

<28> 이하에서는 본 발명의 기술 분야에서 통상의 지식을 가진 자가 본 발명을 용이하게 실시할 수 있는 가장 바람직한 실시예를 첨부한 도면을 참조하여 상세히 설명한다.

<29> 도 1은 본 발명의 실시예에 따른 액정 표시 장치의 구조를 개략적으로 나타낸 도이다.

<30> 첨부한 도 1에서와 같이, 본 발명의 실시예에 따른 액정 표시 장치는, 액정 패널(1), 게이트 구동부(2), 데이터 구동부(3), 구동 전압 발생부(4), 타이밍 제어부(5), 및 제조 전압 발생부(6)로 이루어진다.

<31> 액정 패널(1)은 두 개의 기판(보기: TFT 기판, 컬러필터 기판)으로 이루어지며, 하나의 기판에 다수의 데이터선과 다수의 게이트선이 서로 교차되어 형성되며, 하나의 게이트선과 하나의 데이터선이 교차하는 각각의 영역에 화소가 형성되어 있다. 각 화소는 게이트 전극, 소스 전극, 드레인 전극이 각각 게이트선, 데이터선, 화소 전극에 연결되는 스위칭 소자인 TFT를 포함한다.

<32> 타이밍 제어부(5)는 LCD 모듈 외부의 그래픽 제어부(도시하지 않음)로부터 R(red), G(green), B(blue) 데이터 신호, 프레임 구별 신호인 수직 동기 신호 (Vsync), 행 구별

신호인 수평 동기 신호(Hsync) 및 메인 클럭 신호(CLK)를 제공받아 게이트 구동부(2) 및 데이터 구동부(3)를 구동하기 위한 디지털 신호를 출력한다.

<33> 타이밍 제어부(5)에서 게이트 구동부(2)로 출력하는 타이밍 신호에는, 게이트선에 게이트 온 전압이 인가되도록 하기 위해 게이트 온 전압의 인가 시작을 명령하는 수직 시작 신호(Vstart), 이 게이트 온 전압을 각각의 게이트선에 순차적으로 인가하기 위한 게이트 클럭 신호(CPV 신호) 및 게이트 구동부(2)의 출력을 인에이블(enable)시키는 게이트 온 인에이블 신호(OE)가 있다.

<34> 타이밍 제어부(5)에서 데이터 구동부(3)로 출력하는 타이밍 신호에는, 그래픽 제어기로부터 넘어오는 디지털 데이터 신호[R(0:N), G(0:N), B(0:N)]를 데이터 구동부(3)로 입력하라고 명령하는 수평 시작 신호(Hstart), 데이터 구동부(3) 내에서 아날로그로 변환된 데이터 신호를 패널에 인가할 것을 명령하는 신호(이하, "LOAD 신호"라고 명명함) 및 데이터 구동부(3) 내 데이터 시프트를 하기 위한 수평 클럭 신호(HCLK)가 있다.

<35> 특히, 본 발명의 실시예에서는 데이터 구동부(3)가 입력되는 화상 데이터를 유지(holding), 또는 반전(inverting), 또는 갱신(update) 하도록 하기 위한, 처리 제어 신호(CTRL)를 생성하여 데이터 구동부(3)로 제공한다.

<36> 예를 들어, 처리 제어 신호(CTRL)는 다음 표 1과 같은 상태로 동작한다.

<37> 【표 1】

CTRL	[1:0]	동작 모드
CTRL[1]	CTRL[0]	
0	0	유지
0	1	반전
1	x	갱신

- <38> 데이터 구동부(3)는 소스 구동부라고도 불리우며, 액정 패널(1)내의 각 화소에 전달되는 전압값을 한 라인씩 내려주는 역할을 한다. 좀더 자세히 말하면, 데이터 구동부(3)는 타이밍 제어부(5)로부터 넘어오는 디지털 데이터를 데이터 구동부내의 시프트 레지스터내에 저장하였다가 LOAD 신호가 오면 각각의 데이터에 해당하는 전압을 선택하여 액정 패널(1)내로 이 전압을 전달하는 역할을 한다. 특히, 본 발명의 실시예에서 데이터 구동부(3)는 타이밍 제어부(2)로부터 제공되는 처리 제어 신호(CTRL[1:0])에 따라 현재 타이밍 제어부(5)로부터 화상 데이터가 제공되는지의 여부를 판단하고, 판단 결과에 따라 화상 데이터를 처리하여 액정 패널(1)로 공급한다.
- <39> 예를 들어, 위의 표 1에 따라 처리 제어 신호(CTRL)가 CTRL[1:0]= '00'인 경우에는 타이밍 제어부(5)로부터의 화상 데이터 입력을 무시하고, LOAD 신호에 따라 시프트 레지스터에 저장되어 있던 화상 데이터를 그대로 유지하여 액정 패널(1)로 공급한다. 그러나, 처리 제어 신호(CTRL)가 CTRL[1:0]= '01'인 경우에도 타이밍 제어부(5)로부터의 화상 데이터 입력을 무시하지만, 시프트 레지스터에 저장되어 있던 화상 데이터를 그대로 출력하지 않고 반전시켜서 액정 패널(1)로 공급한다. 한편, 처리 제어 신호(CTRL)가 CTRL[1:0]= '1x'인 경우에는 타이밍 제어부(5)로부터 제공되는 화상 데이터를 입력받아서 시프트 레지스터에 저장하였다가 LAOD 신호에 따라 액정 패널(1)로 공급한다.
- <40> 게이트 구동부(2)는 스캔 구동부라고도 불리우며, 데이터 구동부(3)로부터의 데이터가 화소에 전달될 수 있도록 길을 열어주는 역할을 한다. 액정 패널(1)의 각 화소는 스위치 역할을 하는 TFT에 의해 온이나 오프로 되는 데, 이 TFT의 온, 오프는 게이트에 일정 전압(Von, Voff)이 인가됨으로써 행해진다. 게이트 구동부(2)는 타이밍 제어부(5)

에서 출력하는 CPV 신호와 OE 신호를 입력받아 두 신호(CPV, OE)에 동기하는 게이트 온 전압( $G1, G2, \dots, G_n$ )을 게이트선에 순차적으로 인가한다.

<41>      제조 전압 발생부(6)는 그래픽 제어기(도시하지 않음)로부터 제공되는 RGB 데이터의 비트 수에 따라 등분된 제조 전압을 발생시켜 데이터 구동부(3)에 제공한다. 데이터 구동부(3)는 타이밍 제어부(5)에서 출력하는 신호에 의해 구동되어 게이트 구동부(2)의 구동에 동기하여 데이터 전압( $D1, D2, \dots, D_m$ )을 모든 데이터선에 인가한다. 데이터 전압( $D1, D2, \dots, D_m$ )은 데이터선의 지연에 크게 영향을 받지 않는 상태라고 가정하면 게이트 온 전압( $G1, G2, \dots, G_n$ )의 하이 구간에 동기하는 구간 동안 해당 화소에 충전된다.

<42>      한편, TFT의 게이트를 온으로 하는  $V_{on}$  전압과 게이트를 오프로 하는  $V_{off}$  전압은 구동 전압 발생부(4)에서 생성된다. 구동 전압 발생부(4)는 상기  $V_{on}$ ,  $V_{off}$  전압 뿐만 아니라 TFT내의 데이터 전압차의 기준이 되는  $V_{com}$  전압도 생성하며,  $V_{com}$  전압은 각 화소의 공통 전극으로 제공된다.

<43>      이러한 구조로 이루어지는 본 발명의 실시예에 따른 액정 표시 장치에서는 외부의 그래픽 제어기(도시하지 않음)로부터 제공되는  $n$ 번째 라인의 화상 데이터(이하, " $n$ 번째 화상 데이터"라고 명명함)와 이전에 제공된  $n-1$ 번째 라인의 화상 데이터(이하, " $n$ 번째 화상 데이터"라고 명명함)를 비교하여, 두 화상 데이터가 일치하거나 서로 상보(complementary)되는 관계를 가지는 경우에는 타이밍 제어부가 데이터 구동부로 화상 데이터를 전송하지 않고 처리 제어 신호만을 출력하여 데이터 구동부가 이전에 제공받은  $n-1$  번째 화상 데이터를 토대로 액정 패널로 데이터 전압을 공급하도록 한다. 그리고 두 화상 데이터가 서로 일치하지 않거나 상보 관계가 아닌 경우에는 현재 제공되는  $n$ 번째

화상 데이터와 함께 처리 제어 신호를 출력하여, 데이터 구동부가  $n$ 번째 화상 데이터에 해당하는 데이터 전압을 액정 패널로 공급하도록 한다.

<44> 이와 같이,  $n$ 번째 화상 데이터와  $n-1$ 번째 화상 데이터의 일치 또는 상보 관계 여부에 따라 타이밍 제어부가 선택적으로 화상 데이터를 데이터 구동부로 제공하도록 하여, 화상 데이터 전송에 따른 전력 소모를 감소시킬 수 있다.

<45> 도 2에 이러한 화상 데이터 비교를 위한 타이밍 제어부의 구조가 간략하게 도시되어 있다.

<46> 본 발명의 실시예에 따른 타이밍 제어부는 도 2에 도시된 바와 같이, 외부로부터 인가되는  $n$ 번째 화상 데이터( $D_n$ )를 저장하는 제1 라인 메모리(51), 이전에 인가된  $n-1$ 번째 화상 데이터( $D_{n-1}$ )가 저장되어 있는 제2 라인 메모리(52), 및  $n$ 번째 화상 데이터와  $n-1$ 번째 화상 데이터를 비교하여 처리 제어 신호를 생성하는 제어 신호 생성부(53)를 포함한다.

<47> 제어 신호 생성부(53)는  $n$ 번째 화상 데이터와  $n-1$ 번째 화상 데이터를 비교하여 그에 해당하는 비교 결과로서 "0" 또는 "1"의 제1 신호 및 제2 신호를 출력하는 데이터 비교부(531), 데이터 비교부에서 출력되는 제1 신호와 인가되는 화소 클럭 신호(PC)를 논리곱 연산하여 카운팅 신호를 출력하는 논리합 연산기(532), 카운팅 신호를 카운트하는 제1 카운터(533), 데이터 비교부(531)로부터 출력되는 제2 신호를 저장하는 제1 레지스터(534), 제1 레지스터(534)에 저장된 신호와 제1 카운터(533)의 카운트값에 따라 처리 제어 신호(CTRL)를 생성하는 신호 생성부(535)를 포함한다.

- <48> 위의 타이밍 제어부(5)의 구조는 처리 제어 신호를 생성하기 위한 부분만을 나타내는 것이며, 본 발명의 실시예에 따른 타이밍 제어부(5)는 위에 기술된 요소만을 포함하지 않고, 일반적인 액정 표시 장치의 구동을 위한 각종 제어 신호를 처리 및 생성하는 부분, 입력되는 화상 데이터를 처리하는 부분 등을 포함하며, 이러한 부분은 이미 공지된 기술임으로 여기서는 상세한 설명을 생략한다.
- <49> 먼저, 본 발명의 실시예에 따른 타이밍 제어부(5)의 처리 제어 신호 생성 동작에 대하여 설명한다.
- <50> 예를 들어, 8비트 칼라 XGA(Extended Graphics Array)의 경우 가로 해상도가 1024이고, 1 바이트는 8비트이므로, 타이밍 제어부의 각 라인 메모리(51,52)는 1바이트가 8비트인 1024바이트의 메모리가 3(R, G, B) 페이지로 구성된다.
- <51> 화상 데이터는 외부의 그래픽 제어기(도시하지 않음)로부터 시리얼로 입력되어 제1 라인 메모리(51)에 저장되며, 데이터 비교부(531)는 제1 라인 메모리(51)에 저장된 n번째 화상 데이터와 제2 라인 메모리(52)에 저장된 n-1번째 화상 데이터의 8비트를 각각 비교하여, 두 화상 데이터의 8비트가 모두 같으면 제1 신호를 "0"으로 출력하고 두 화상 데이터의 8비트가 모두 다르면 제1 신호를 "1"로서 출력한다. 또한 위의 두 개의 경우에는 제2 신호를 "0"으로서 출력하고, 두 화상 데이터의 8비트가 모두 같거나 다르지 않은 경우 즉, 8비트 중 일부 비트만 같거나 다른 경우에는 제2 신호를 "1"로서 출력한다.
- <52> 데이터 비교부(531)에서 출력되는 제1 신호는 논리곱 연산기(532)로 입력되어 화소 클락 신호(PC)와 논리합 연산되어 그 결과가 제1 카운터(533)로 입력된다. 따라서 화소 별로 두 화상 데이터의 비교 결과가 나올 때마다 카운팅 동작이 이루어진다.



<53> 이러한 비교 과정을 1H 주기(1라인 주기) 동안에 수행하면 제1 카운터(533)에는 "0"또는 수평 해상도에 따른 화소수 예를 들어 "1024", 또는 "0"과 "1024" 사이의 숫자가 카운트값으로 결정된다. 즉, 이전의 한 라인에 해당하는 화상 데이터(n-1번째 화상 데이터) 전체와 현재 입력되는 라인에 해당하는 화상 데이터(n번째 화상 데이터) 전체가 일치하면 카운트값이 "0"이 되고, 이전의 한 라인에 해당하는 화상 데이터(n-1번째 화상 데이터) 전체와 현재 입력되는 라인에 해당하는 화상 데이터(n번째 화상 데이터) 전체가 상보 관계이면 카운트값이 "1024"가 된다. 그리고 이 두경우를 제외한 나머지 경우에는 카운트값이 "0"과 "1024"사이의 값이 된다.

<54> 따라서, 제1 카운터(533)의 카운트값과 제1 레지스터(534)의 값에 따라 다음과 같은 4가지 경우가 존재하게 된다.

<55> 【표 2】

케이스	제1 카운터	제1 레지스터	비 고
1	0	0	n번째 라인의 화상 데이터와 n-1번째 라인의 화상 데이터가 모두 일치함
2	1024	0	n번째 라인의 화상 데이터와 n-1번째 라인의 화상 데이터가 상보 관계임
3	$0 < x < 1024$	1	n번째 라인의 화상 데이터와 n-1번째 라인의 화상 데이터가 적어도 한 바이트가 일치하지 않거나 적어도 한 바이트가 상보 관계가 아님
4	Don't care	1	n번째 라인의 화상 데이터와 n-1번째 라인의 화상 데이터가 적어도 한 바이트가 일치 또는 상보 관계가 아님

<56> 위의 표2 와 같이 출력되는 제1 카운터(533)와 제1 레지스터(534)의 값을 토대로 타이밍 제어부(5)는 표 1에 도시된 바와 같은 동작 상태를 가지는 처리 제어 신호(CTRL)를 생성하며, 아울러 표 2의 케이스 1과 케이스 2의 경우에는 외부로부터 입력되는 화상 데이터를 데이터 구동부(3)로 제공하지 않고 데이터 출력을 하이 임피던스(high

impedance) 상태로 유지하거나 기존의 "0" 또는 "1"중 하나의 상태를 유지하여, 신호 트래지션시에 발생하던 소비 전력과 EMI 발생이 감소되도록 한다.

<57> 이러한 타이밍 제어부(5)의 화상 데이터 비교 처리에 따라 생성되는 처리 제어 신호(CTRL[1:0])를 토대로 데이터 구동부(3)는 이전에 시프트 레지스터에 저장하였던 화상 데이터(n-1번째 화상 데이터)를 유지 또는 반전하여 액정 패널(1)로 제공하며, 또한 타이밍 제어부(5)로부터 출력되는 화상 데이터(n번째 화상 데이터)를 입력받아서 시프트 레지스터의 화상 데이터를 갱신 처리하며, 갱신된 시프트 레지스터의 화상 데이터를 액정 패널(1)로 제공한다.

<58> 위에 기술된 바와 같이, n번째 화상 데이터와 n-1번째 화상 데이터의 일치 또는 상보 관계 여부에 따라 타이밍 제어부(5)로부터 데이터 구동부(3)로 화상 데이터를 선택적으로 제공하는 방법을 데이터 구동부가 다수개로 이루어지는 경우에도 동일하게 적용할 수 있다.

<59> 도 3에 액정 표시 장치가 다수개의 데이터 구동부를 포함하는 경우의 구조가 간략하게 도시되어 있다.

<60> 첨부한 도 3에 도시되어 있듯이, 다수의 데이터 구동부(31~3m)가 행방향으로 배치되어 있으며, 타이밍 제어부(5)로부터 출력되는 처리 제어 신호(CTRL[1:0])가 각 데이터 구동부(31~3m)로 공급되고, 이외에도 각종 제어 신호(STH, LOAD, DCLK)가 각 데이터 구동부(31~3m)로 공급된다. 여기서는 타이밍 제어부(5)와 데이터 구동부(3)가 멀티 드롭(multi-drop) 구조(타이밍 제어부로부터 제공되는 각종 신호들이 하나의 신호선을 통하여 다수의 데이터 구동부로 제공되는 구조)로 연결된 것으로 도시되어 있으나, 본 발명은 이에 한정되지 않고 포인트-투-포인트(point-to-point) 구조(타이밍 제어부로부터

제공되는 각종 신호들이 다수의 신호선을 통하여 다수의 데이터 구동부로 일대일 제공되는 구조에도 동일하게 적용가능하다.

<61> 이와 같이 데이터 구동부가 다수개로 구성되는 액정 표시 장치에서도 각각의 데이터 구동부가 처리 제어 신호(CTRL[1:0])를 토대로 화상 데이터의 유지, 또는 반전 또는 갱신 처리를 수행한다.

<62> 도 4에 처리 제어 신호를 처리하는 데이터 구동부의 제1 예가 도시되어 있다. 도 4에는 처리 제어 신호를 처리하는 부분에 대해서만 도시되어 있으며, 화상 데이터를 액정 패널로 공급하는 부분 예를 들어, 시프트 레지스터 등은 이미 공지된 기술임으로 도시하지 않았다.

<63> 본 발명의 제1 예에 따른 데이터 구동부(3)는, 도 4에 도시되어 있듯이, 처리 제어 신호의 제1 비트(CTRL[0])를 토대로 배타적 논리합 연산을 수행하는 배타적 연산기(31), 처리 제어 신호의 제2 비트(CTRL[1])에 따라 제1 입력(배타적 연산기로부터 제공되는 신호) 및 제2 입력(타이밍 제어부로부터 제공되는 화상 데이터)중 하나를 선택하여 출력하는 제1 멀티플렉서(32), 클락 단자로 인가되는 신호에 따라 제1 멀티플렉서(32)로부터 선택적으로 제공되는 화상 데이터를 출력하는 D 플립플롭(34), 데이터 클락 신호(DCLK) 및 캐리 신호(Carry)를 논리곱 연산하여 D 플립플롭(34)의 클락 단자로 제공하는 논리곱 연산기(33)를 포함한다. 그리고 D 플립플롭(34)의 출력 단자(Q)는 배타적 연산기(31)의 입력 단자에 연결되어 있다.

- <64> 여기서, 캐리 신호(Carry)는 통상의 액정 표시 장치의 데이터 구동부의 시프트 레지스터로 제공되는 인에이블 신호이다. 데이터 클락 신호(DCLK)는 데이터의 일치나 상보 관계에 상관없이 항상 인가되는 신호이며, 예를 들어 항상 "H" 상태를 유지한다.
- <65> 도 4에서, n번째 화상 데이터와 n-1번째 화상 데이터의 모든 비트가 일치하여 타이밍 제어부(5)로부터 예를 들어 "00"의 값을 가지는 처리 제어 신호(CTRL[1:0])가 제공되면, 배타적 연산기(31)는 처리 제어 신호의 제1 비트(CTRL[0])의 "0"과 D 플립플롭(34)의 초기 출력 신호 "0"에 따라 "1"을 출력한다.
- <66> 배타적 연산기(31)에서 출력된 신호와 타이밍 제어부(5)로부터 제공되는 화상 데이터는 각각 제1 멀티플렉서(32)의 제1 입력 단자(0) 및 제2 입력 단자(1)로 각각 입력되며, 제1 멀티플렉서(32)는 셀렉트 단자(SEL)로 입력되는 처리 제어 신호의 제2 비트(CTRL[1])가 "0"이므로, 제1 입력 단자(0)로 입력되는 신호를 선택하여 D 플립플롭(34)으로 출력한다.
- <67> 따라서, 논리곱 연산기(33)가 데이터 클락 신호(DCLK)와 캐리 신호(Carry)가 모두 "H" 레벨로서 해당 데이터 구동부(3)의 시프트 레지스터가 인에이블 되는 시점에서 "H" 신호를 출력하면, D 플립플롭(34)은 입력 단자(D)로 제공되는 배타적 연산기(31)의 출력 신호 "1"를 출력한다.
- <68> D 플립플롭(34)에서 출력되는 "1" 신호는 다시 배타적 연산기(31)로 입력되며, D 플립플롭(34)의 반전 출력 단자(/Q)는 "0"의 신호를 출력한다. 따라서, 데이터 구동부(3)의 시프트 레지스터(도시하지 않음)등이 "0"의 신호에 따라 LOAD 신호가 인가되면 저

장되어 있던 화상 데이터( $n-1$ 번째 화상 데이터)를 그대로 유지하여 액정 패널(1)로 공급한다.

<69> 한편,  $n$ 번째 화상 데이터와  $n-1$ 번째 화상 데이터의 모든 비트가 상보 관계로서 타이밍 제어부(5)로부터 "01"의 값을 가지는 처리 제어 신호(CTRL[1:0])가 제공되면 배타적 연산기(31)는 "0"을 출력하며, 제1 멀티플렉서(32)는 셀렉트 단자(SEL)로 입력되는 처리 제어 신호의 제2 비트(CTRL[1])의 '0'에 따라 제1 입력 단자(0)로 입력되는 배타적 연산기(31)의 출력 신호 즉, "0"을 선택하여 D 플립플롭(34)으로 출력한다. 따라서, D 플립플롭(34)의 반전 출력 단자를 통하여 "1"의 신호가 출력되며, 시프트 레지스터(도시하지 않음)등이 저장되어 있던 화상 데이터( $n-1$ 번째 화상 데이터)를 반전시켜 액정 패널(1)로 공급한다.

<70> 이와는 달리,  $n$ 번째 화상 데이터와  $n-1$ 번째 화상 데이터의 적어도 한 비트가 일치하지 않거나 상보 관계가 아니어서 타이밍 제어부(5)로부터 "1x"의 값을 가지는 처리 제어 신호(CTRL[1:0])가 제공되면, 제1 멀티플렉서(32)는 셀렉트 단자(SEL)로 입력되는 처리 제어 신호의 제2 비트(CTRL[1])의 "1"에 따라 제2 입력 단자(0)로 입력되는 화상 데이터(타이밍 제어부로부터 제공되는  $n$ 번째 화상 데이터)를 선택하여 D 플립플롭(34)으로 출력한다. 따라서, D 플립플롭(34)의 반전 출력 단자를 통하여  $n$ 번째 화상 데이터가 출력되며, 시프트 레지스터(도시하지 않음) 등이 인가되는  $n$ 번째 화상 데이터를 저장하였다가 LOAD 신호가 인가되면 액정 패널(1)로 공급한다.

<71> 이와 같이 데이터 구동부가 동작하는 제1 예에서는 데이터 클럭 신호(DCLK)가 지속적으로 제공되어야 하며, 다음과 같이 액정 표시 장치가 두 개의 동작 모드로 동작할 수 있다.

- <72> 첫 번째 동작 모드에서는, n-1번째 화상 데이터와 n번째 화상 데이터를 비교할 때 타이밍 제어부가 데이터 구동부 단위로 입력되는 화상 데이터를 비교하여 처리 제어 신호를 생성한다. 따라서, 각 데이터 구동부별로 유지, 반전, 갱신 중의 한 동작이 개별적으로 수행된다. 이 때, 처리 제어 신호(CTRL[1:0])는 각 1H 주기 동안에 최대 데이터 구동부의 개수만큼의 상태 변화를 한다.
- <73> 두 번째 동작 모드에서는, n-1번째 화상 데이터와 n번째 화상 데이터를 비교할 때 타이밍 제어부가 화소 단위로 화상 데이터를 비교하여 처리 제어 신호를 생성한다. 따라서, 데이터 구동부가 화소별로 화상 데이터의 유지, 반전, 갱신 중의 한 동작을 개별적으로 수행하게 된다. 이 때, 처리 제어 신호(CTRL[1:0])는 각 1H 주기 동안에 최대 수평 해상도 숫자 만큼의 상태 변화를 한다.
- <74> 한편, 위의 제1 예와 같이 동작하는 데이터 구동부에서는 데이터 클락 신호(DCLK)가 항상 인가되어야 하지만, 케이스 1과 케이스 2인 경우 즉, n번째 화상 데이터와 n-1번째 화상 데이터의 모든 비트가 서로 일치하거나 서로 상보 관계인 경우에 데이터 클락 신호(DCLK)를 제거하고자 하면, 타이밍 제어부(5)에서 발생하는 STH(start horizontal 신호로 외부의 그래픽 제어기로부터 제공되는 RGB 화상 데이터를 데이터 구동부에 정확하게 래치시키기 위한 신호)와 논리곱 연산기(33)에서 출력되는 신호를 처리 제어 신호의 제2 비트(CTRL[1])에 따라 D 플립플롭(34)의 클락 단자로 선택적으로 제공할 수 있다.
- <75> 도 5에 이러한 본 발명의 제2 예에 따른 데이터 구동부의 구조가 도시되어 있다. 제2 예에 따른 데이터 구동부는 도 4에 도시된 제1 예와 동일하게 이루어지며, 단지 논리곱 연산기(33)에서 출력되는 신호가 STH 신호를 셀렉트 단자(SEL)로 입력되는 처리 제

어 신호의 제2 비트(CTRL[1])에 따라 선택적으로 출력하여 D 플립플롭(34)으로 제공하는 제2 멀티플렉서(35)만이 추가된다.

<76> 이 경우에도 위에 기술된 바와 동일하게 데이터 구동부가 동작하며, 단지 n번째 화상 데이터와 n-1번째 화상 데이터의 모든 비트가 서로 일치하거나 서로 상보 관계인 경우에는 STH 신호에 따라 D 플립플롭(34)이 "0" 또는 "1"의 신호를 출력함으로써, n-1번째 화상 데이터를 그대로 출력하거나 반전시켜 출력한다. 이 때 데이터 클락 신호(DCLK)는 DC 상태로 유지된다.

<77> 이러한 제2 예에서는 타이밍 제어부가 1H 주기로 제1 라인 메모리(51)의 정보를 제2 라인 메모리에 덤프(dump)하고, 이후의 데이터 비교부(531)의 비교 결과에 따라 제1 카운터(533)에 제1 레지스터(534)에 저장되는 값들을 토대로 하는 위의 표 1에 의하여, 다음 표 3과 같은 처리 제어 신호 발생과 데이터 및 데이터 클락 신호(DCLK) 출력 동작이 수행된다.

<78> 【표 3】

케이스	CTRL[1:0]	동작 모드	데이터 및 DCLK 출력
1	00	유지	데이터 : DC(하이 임피던스 포함) DCLK : DC(하이 임피던스 포함)
2	01	반전	데이터 : DC(하이 임피던스 포함) DCLK : DC(하이 임피던스 포함)
3	1x	갱신	데이터 : n번째 화상 데이터 출력 DCLK 전송
4	1x	갱신	데이터 : n번째 화상 데이터 출력 DCLK 전송

<79> 이러한 제2 예에서는 하나의 라인 전체에 대한 화상 데이터에 대하여 데이터 비교를 수행하는 것이 바람직하며, 따라서 처리 제어 신호(CTRL[1:0])는 1H 주기마다 갱신되게 된다.

- <80> 특히, 액정 표시 장치에서 타이밍 제어부 및 데이터 구동부가 도 3에 도시된 바와 같이 멀티-드랍 구조로 이루어지는 경우에는, 제1 및 제2 예가 모두 적용될 수 있다. 또한 포인트-투-포인트 구조에서는 제1 예에 따른 두 개의 동작 모드를 보다 용이하게 구현할 수 있다.
- <81> 이러한 본 발명의 실시예는 OA 용으로 사용되는 액정 표시 장치에 보다 효과적이다. OA 용으로 사용되는 액정 표시 장치의 표시 환경을 보면 화면 대부분이 케이스 1 또는 케이스 2에 해당하여 규칙적인 표시 상태를 나타내기 때문에, 화상 데이터 표시에 영향을 주지 않으면서도 타이밍 제어부가 화상 데이터를 데이터 구동부로 선택적으로 제공하여 소비 전력을 현저하게 감소시킬 수 있다.
- <82> 본 발명은 다음의 기술되는 청구 범위를 벗어나지 않는 범위 내에서 다양한 변경 및 실시가 가능하다. 예를 들면, 데이터 구동부가 직접 박막 트랜지스터 기판 상에 실장되고 전송용 필름을 통하여 데이터 구동부가 인쇄 회로 기판과 연결되는 COG(Chip on Glass) 형태의 액정 표시 장치에도, 위에 기술된 실시예에 따른 타이밍 제어부와 데이터 구동부 사이의 선택적인 화상 데이터 전송이 이루어질 수 있다. 또한, 데이터 구동부가 인쇄 회로 기판과 박막 트랜지스터 기판 사이에 설치되는 전송용 필름(FPC:flexible printed circuit) 상에 실장되는 구조에도, 위의 실시예에 따른 화상 데이터 전송이 적용될 수 있다.
- <83> 이외에도, 화상 데이터를 LVDS(low voltage differential signaling) 이나 RSDS(reduced swing differential signaling) 방식으로 전송하는 액정 표시 장치에서도, 위의 실시예에 따른 화상 데이터 전송이 적용될 수 있다.



<84> 이러한 것은 위의 실시예를 토대로 하여 당업자라면 용이하게 실시할 수 있으므로, 상세한 설명은 생략한다.

**【발명의 효과】**

<85> 이상에서와 같이, 본 발명의 실시예에 따르면, 타이밍 제어부와 데이터 구동부 사이의 화상 데이터 전송을 최소화할 수 있으므로, 화상 데이터 스위칭시의 소비 전력을 감소시킬 수 있으며, 스위칭시 발생하는 EMI를 억제할 수 있다.

**【특허청구범위】****【청구항 1】**

다수의 게이트선, 상기 다수의 게이트선에 절연되어 교차하는 다수의 데이터선, 상기 다수의 데이터선과 상기 게이트선이 교차하는 영역에 형성되며 각각 상기 게이트선 및 데이터선에 연결되어 있는 스위칭 소자를 가지는 다수의 화소를 포함하는 액정 패널;

상기 게이트선에 게이트 전압을 공급하는 게이트 구동부;

상기 데이터선으로 인가되는 화상 데이터에 해당하는 데이터 전압을 공급하는 적어도 하나 이상의 데이터 구동부; 및

외부로부터 인가되는  $n$ 번째 화상 데이터와 저장되어 있는  $n-1$ 번째 화상 데이터를 비교하며, 비교 결과에 따라  $n$ 번째 화상 데이터를 상기 데이터 구동부로 선택적으로 제공하는 타이밍 제어부

를 포함하는 액정 표시 장치.

**【청구항 2】**

제1항에 있어서,

상기 타이밍 제어부는 상기 비교 결과에 따라 처리 제어 신호를 생성하여 상기 데이터 구동부로 제공하며,

상기 데이터 구동부는 상기 처리 제어 신호에 따라 저장되어 있던  $n-1$ 번째 화상 데이터에 해당하는 데이터 전압을 공급하는 유지 모드, 상기  $n-1$ 번째 화상 데이터를 반전시켜 그에 해당하는 데이터 전압을 공급하는 반전 모드, 타이밍 제어부로부터 제공되

는  $n$  번째 화상 데이터에 해당하는 데이터 전압을 공급하는 갱신 모드 중 하나의 모드로 동작하는 액정 표시 장치.

【청구항 3】

제2항에 있어서,

상기 타이밍 제어부는

외부로부터 인가되는  $n$  번째 화상 데이터를 저장하는 제1 라인 메모리;

이전에 인가된  $n-1$  번째 화상 데이터가 저장되어 있는 제2 라인 메모리; 및

상기  $n$  번째 화상 데이터와  $n-1$  번째 화상 데이터를 비교하여 처리 제어 신호를 생성하는 제어 신호 생성부

를 포함하며,

상기 제어 신호 생성부는

$n$  번째 화상 데이터와  $n-1$  번째 화상 데이터의 모든 비트가 서로 일치하는 경우에는 데이터 구동부가 유지 모드로 동작하도록 제1 상태의 처리 제어 신호를 생성하고,

$n$  번째 화상 데이터와  $n-1$  번째 화상 데이터의 모든 비트가 서로 상보 관계인 경우에는 데이터 구동부가 반전 모드로 동작하도록 제2 상태의 처리 제어 신호를 생성하며,

$n$  번째 화상 데이터와  $n-1$  번째 화상 데이터의 적어도 한 비트가 서로 상보 관계가 아니거나 일치하지 않는 경우에는 데이터 구동부가 갱신 모드로 동작하도록 제3 상태의 처리 제어 신호를 생성하는

것을 특징으로 하는 액정 표시 장치.

**【청구항 4】**

제1항에 있어서,

상기 타이밍 제어부는  $n$ 번째 화상 데이터와  $n-1$ 번째 화상 데이터의 모든 비트가 서로 일치하거나 상보 관계인 경우에는,  $n$ 번째 화상 데이터를 데이터 구동부로 제공하지 않는 액정 표시 장치.

**【청구항 5】**

제3항에 있어서,

상기 타이밍 제어부는 1H 주기 동안에  $n$ 번째 화상 데이터와  $n-1$ 번째 화상 데이터를 비교하여 1H 주기로 상태가 가변되는 처리 제어 신호를 생성하며,

상기 데이터 구동부가 1H 단위로 화상 데이터를 유지, 또는 반전 또는 갱신 처리하는 액정 표시 장치.

**【청구항 6】**

제3항에 있어서,

상기 타이밍 제어부는 1H 주기 동안에 상기 데이터 구동부별로  $n$ 번째 화상 데이터와  $n-1$ 번째 화상 데이터를 비교하여 1H 주기로 상기 데이터 구동부의 개수만큼 상태가 가변되는 처리 제어 신호를 생성하며,

상기 데이터 구동부별로 화상 데이터를 유지, 또는 반전 또는 갱신 처리하는 액정 표시 장치.

**【청구항 7】**

제3항에 있어서,

상기 타이밍 제어부는 1H 주기 동안에 화소별로 n번째 화상 데이터와 n-1번째 화상 데이터를 비교하여 1H 주기로 상기 한 라인에 형성되는 화소 개수만큼 상태가 가변되는 처리 제어 신호를 생성하며,

상기 데이터 구동부가 화소 단위로 화상 데이터를 유지, 또는 반전 또는 갱신 처리하는 액정 표시 장치.

【청구항 8】

제2항에 있어서,

상기 처리 제어 신호는 2비트의 신호이며,

상기 데이터 구동부는

상기 처리 제어 신호의 제1 비트를 토대로 배타적 논리합 연산을 수행하는 배타적 연산기;

상기 처리 제어 신호의 제2 비트에 따라 상기 배타적 연산기로부터 제공되는 신호인 제1 입력과, 상기 타이밍 제어부로부터 제공되는 화상 데이터인 제2 입력 중 하나를 선택하여 출력하는 제1 멀티플렉서;

클락 단자로 인가되는 신호에 따라 상기 제1 멀티플렉서로부터 선택적으로 제공되는 화상 데이터를 출력하는 D 플립플롭; 및

인가되는 데이터 클락 신호 및 캐리 신호를 논리곱 연산하여 D 플립플롭의 클락 단자로 제공하는 논리곱 연산기

를 포함하는 액정 표시 장치.

**【청구항 9】**

제8항에 있어서,

상기 데이터 클락 신호는  $n$ 번째 화상 데이터와  $n-1$ 번째 화상 데이터의 적어도 한 비트가 서로 일치하지 않거나 상보 관계가 아닌 경우에 인가되는 액정 표시 장치.

**【청구항 10】**

제1항에 있어서,

상기 액정 표시 장치는 COG(chip on glass) 구조로 이루어지는 액정 표시 장치.

**【청구항 11】**

제1항에 있어서,

상기 화상 데이터는 RSDS(reduced swing differential signaling)에 의하여 데이터 구동부로 전송되는 액정 표시 장치.

**【청구항 12】**

다수의 게이트선, 상기 다수의 게이트선에 절연되어 교차하는 다수의 데이터선, 상기 다수의 데이터선과 상기 게이트선이 교차하는 영역에 형성되며 각각 상기 게이트선 및 데이터선에 연결되어 있는 스위칭 소자를 가지는 다수의 화소를 포함하는 액정 표시 장치의 구동 방법에 있어서,

a) 상기 데이터선으로 인가되는 화상 데이터에 따른 데이터 전압을 공급하는 단계 ; 및

b) 상기 게이트선으로 게이트 전압을 공급하여 상기 데이터 전압이 화소로 인가되도록 하는 단계

를 포함하며,

상기 a) 단계는

이전에 제공된  $n-1$ 번째 화상 데이터와 현재 제공되는  $n$ 번째 화상 데이터를 비교하는 단계;

이전에 제공된  $n-1$ 번째 화상 데이터와 현재 제공되는  $n$ 번째 화상 데이터의 모든 비트가 서로 일치하는 경우에는  $n-1$ 번째 화상 데이터에 해당하는 데이터 전압이 상기 데이터선으로 제공되는 단계;

이전에 제공된  $n-1$ 번째 화상 데이터와 현재 제공되는  $n$ 번째 화상 데이터의 모든 비트가 서로 상보 관계인 경우에는  $n-1$ 번째 화상 데이터가 반전되고 그에 해당하는 데이터 전압이 상기 데이터선으로 제공되는 단계; 및

이전에 제공된  $n-1$ 번째 화상 데이터와 현재 제공되는  $n$ 번째 화상 데이터의 적어도 한 비트가 서로 일치하지 않거나 서로 상보 관계가 아닌 경우에는  $n$ 번째 화상 데이터에 해당하는 데이터 전압을 상기 데이터선으로 제공되는 단계

를 포함하는 액정 표시 장치의 구동 방법.

### 【청구항 13】

제12항에 있어서,

상기 a) 단계는,

1H 주기 동안에  $n$ 번째 화상 데이터와  $n-1$ 번째 화상 데이터를 비교하는 것을 특징으로 하는 액정 표시 장치의 구동 방법.

## 【청구항 14】

제12항에 있어서,

상기 a) 단계는,

1H 주기 동안에 액정 표시 장치의 데이터 구동부별로 n번째 화상 데이터와 n-1번째 화상 데이터를 비교하는 것을 특징으로 하는 액정 표시 장치의 구동 방법.

## 【청구항 15】

제12항에 있어서,

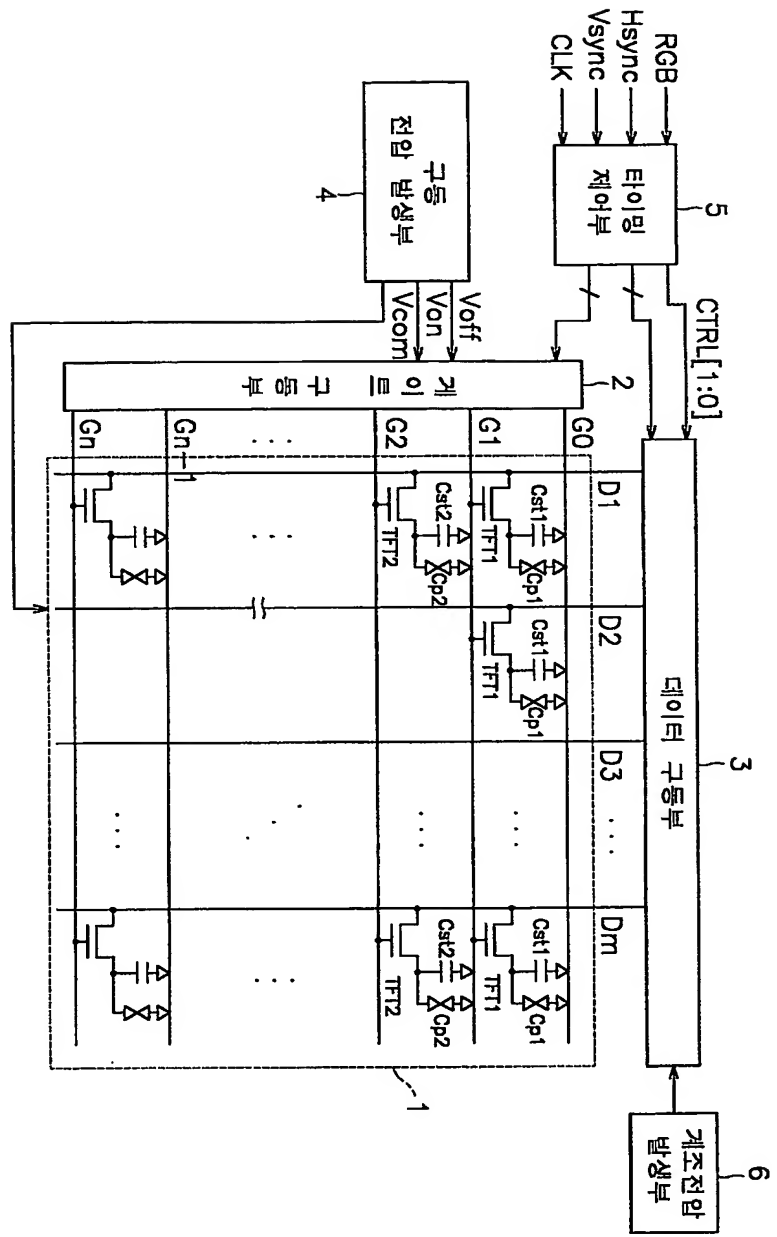
상기 a) 단계는,

1H 주기 동안에 화소별로 n번째 화상 데이터와 n-1번째 화상 데이터를 비교하는 것을 특징으로 하는 액정 표시 장치의 구동 방법.

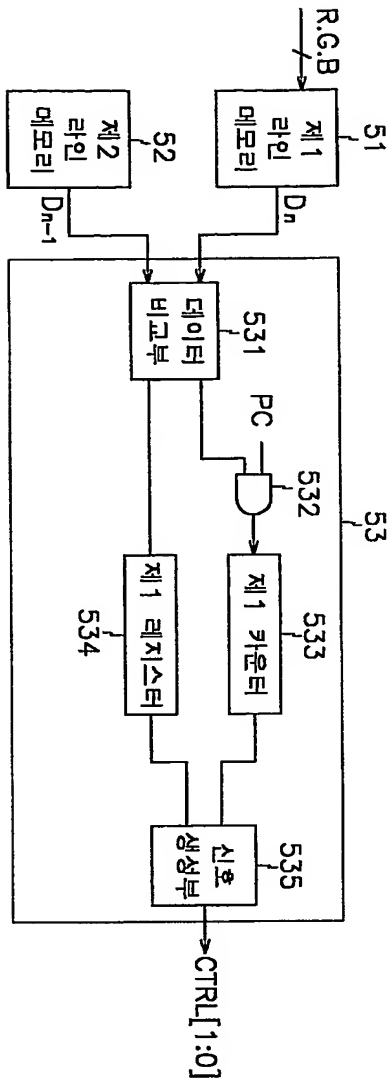


【도면】

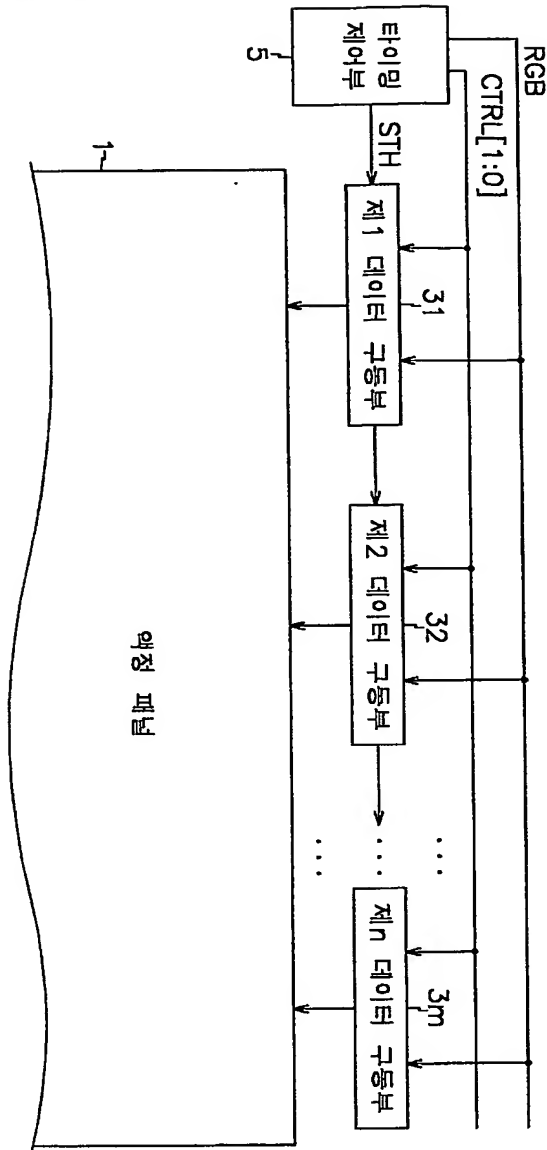
【도 1】



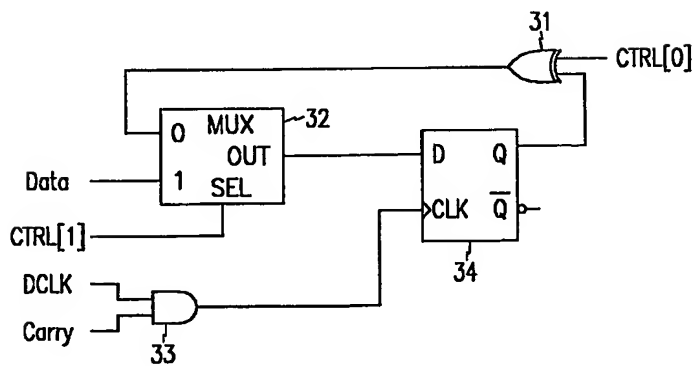
【도 2】



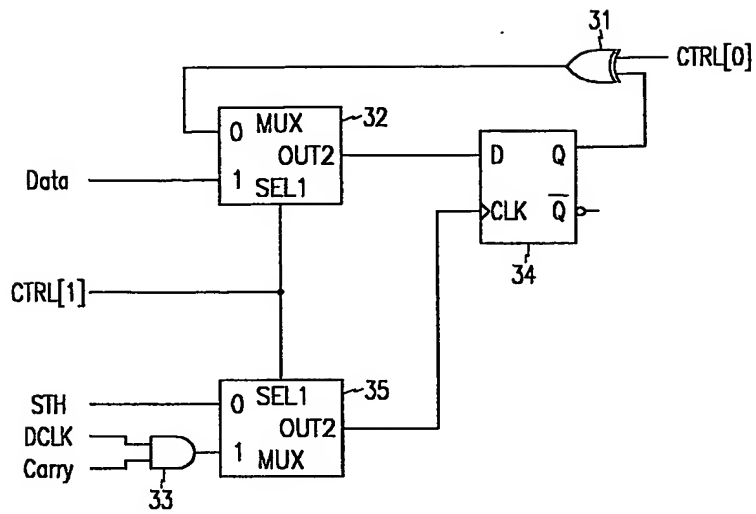
【도 3】



【도 4】



【도 5】



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**